

Antes de iniciar a prova, tenha em atenção o seguinte:

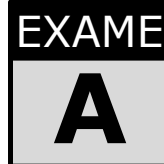
- i. O enunciado da prova inclui 18 páginas.
- ii. O teste contempla as perguntas 6, 7, 8, 9 e 10 e tem a duração de 1h30m.
- iii. O exame contempla todas as perguntas e tem a duração de 2h30m.
- iv. Existem 4 variantes distintas da prova: A, B, C e D.
- v. A prova é sem consulta. Sobre a secretária apenas deve encontrar-se a sua identificação (cartão de estudante).
- vi. Identifique todas as folhas do enunciado com:
  - a) Nome;
  - b) Número de aluno;
  - c) Prova que pretende realizar: teste ou exame.
- vii. Recorde que logo após terminar a prova:
  - a) Todas as páginas serão desagafadas e separadas;
  - b) As páginas 1 a 8 serão destruídas, caso tenha manifestado a intenção de fazer o teste;
  - c) Folhas não identificadas não serão cotadas!!!
- viii. Resolva a prova no próprio enunciado. Para cada questão é fornecido um espaço próprio, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
- ix. Excepcionalmente, e caso realmente necessite, pode usar o espaço extra disponível das páginas em branco, colocadas ao longo da prova. Nesse caso, deve indicar junto ao enunciado da pergunta que a resposta à mesma se encontra na página que utilizou. Tenha presente o aviso descrito no ponto vii.b).
- x. Justifique adequadamente todas as respostas.
- xi. Responda à prova com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte a ela no fim.

**MUITO IMPORTANTE:** indique, no rodapé de cada página, a prova que pretende realizar:

- **2º TESTE (Questões 6, 7, 8, 9 e 10) ..... 1h30m**
- **EXAME (Questões 1 a 10) ..... 2h30m**

|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.



**(Página deixada intencionalmente em branco – NÃO USAR COMO RASCUNHO)**

|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

**EXAME**

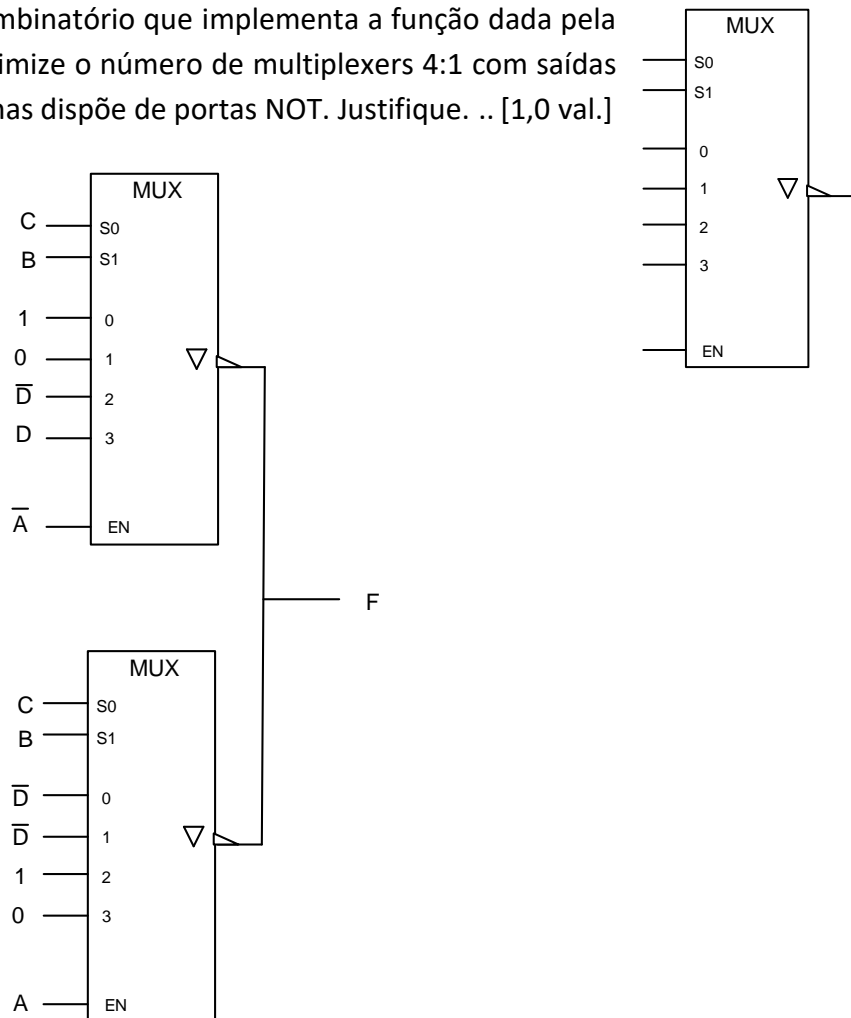
1. Considere a função lógica  $f(A, B, C, D) = (\bar{A} \odot (\bar{D} + AB))CD$

a) Escreva a expressão da função utilizando apenas portas NAND3, NAND2 e NOT. Justifique, apresentando os diversos passos de manipulação algébrica que realizou..... [1,0 val.]

$$\begin{aligned}
 f(A, B, C, D) &= (\bar{A} \cdot \overline{\bar{D} + AB})CD = (\bar{A}(\bar{A} + \bar{B}) + A\bar{D} + AB)CD \\
 &= (\bar{A}\bar{D} + A\bar{D} + AB)CD = \bar{A}\bar{D}CD + ABCD = \overline{\bar{A}\bar{D}CD} + \overline{ABCD} = \overline{\bar{A}\bar{D}CD} \cdot \overline{ABCD}
 \end{aligned}$$

b) Desenhe o logigrama de um circuito combinatório que implementa a função dada pela tabela de verdade abaixo indicada. Minimize o número de multiplexers 4:1 com saídas tri-state ativas a Low, sabendo que apenas dispõe de portas NOT. Justifique. .. [1,0 val.]

| A | B | C | D | F(A, B, C, D) |
|---|---|---|---|---------------|
| 0 | 0 | 0 | 0 | 0             |
| 0 | 0 | 0 | 1 | 0             |
| 0 | 0 | 1 | 0 | 1             |
| 0 | 0 | 1 | 1 | 1             |
| 0 | 1 | 0 | 0 | 0             |
| 0 | 1 | 0 | 1 | 1             |
| 0 | 1 | 1 | 0 | 1             |
| 0 | 1 | 1 | 1 | 0             |
| 1 | 0 | 0 | 0 | 0             |
| 1 | 0 | 0 | 1 | 1             |
| 1 | 0 | 1 | 0 | 0             |
| 1 | 0 | 1 | 1 | 1             |
| 1 | 1 | 0 | 0 | 0             |
| 1 | 1 | 0 | 1 | 0             |
| 1 | 1 | 1 | 0 | 1             |
| 1 | 1 | 1 | 1 | 1             |



|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

**EXAME**

2.. Considere a função lógica definida da seguinte forma (a variável A é a de maior peso e a variável E é a de menor peso):

$$f(A, B, C, D, E) = \overline{(A + B + D + \bar{E})} + \overline{(\bar{A} + \bar{B} + \bar{C} + \bar{D})} + \overline{(\bar{A} + \bar{C} + D)} + \overline{(A + \bar{B} + C + D + E)}$$

Complete o mapa de Karnaugh apresentado abaixo por forma a representar  $f(A, B, C, D, E)$ .

[1,0 val.]

| AB \ CDE | 000 001 011 010 |    |    |    | 110 111 101 100 |    |    |    |
|----------|-----------------|----|----|----|-----------------|----|----|----|
|          | 00              | 01 | 11 | 10 | 00              | 01 | 11 | 10 |
| 00       | 1               | 0  | 1  | 1  | 1               | 1  | 0  | 1  |
| 01       | 0               | 1  | 1  | 1  | 1               | 1  | 1  | 1  |
| 11       | 1               | 1  | 1  | 1  | 0               | 0  | 0  | 0  |
| 10       | 1               | 1  | 1  | 1  | 1               | 1  | 0  | 0  |

3. Considere o seguinte mapa de Karnaugh de uma função  $f$ .

a) Identifique a expressão algébrica na forma mínima conjuntiva (produto de somas). Justifique, marcando os implicados primos correspondentes à função no mapa. ....[1,5 val.]

| AB \ CDE | 000 001 011 010 |    |    |    | 110 111 101 100 |    |    |    |
|----------|-----------------|----|----|----|-----------------|----|----|----|
|          | 00              | 01 | 11 | 10 | 00              | 01 | 11 | 10 |
| 00       | 0               | 0  | 1  | 1  | 0               | 0  | 1  | 1  |
| 01       | 0               | 0  | 1  | 0  | 1               | 1  | 0  | 1  |
| 11       | X               | X  | 1  | X  | 1               | 1  | 0  | 1  |
| 10       | 1               | X  | 1  | 1  | 0               | 0  | 1  | 0  |

$$f(A, B, C, D, E) = (A + C + D) \cdot (\bar{B} + C + E) \cdot (\bar{B} + D + \bar{E}) \cdot (B + \bar{C} + \bar{D}) \cdot (\bar{A} + B + \bar{C} + E)$$

b) Utilizando a notação abreviada  $\sum m() + \sum md()$  ou  $\prod M() \times \prod Md()$ , conforme achar mais adequado, expresse  $\bar{f}$  na forma canónica disjuntiva. Justifique. ....[1,0 val.]

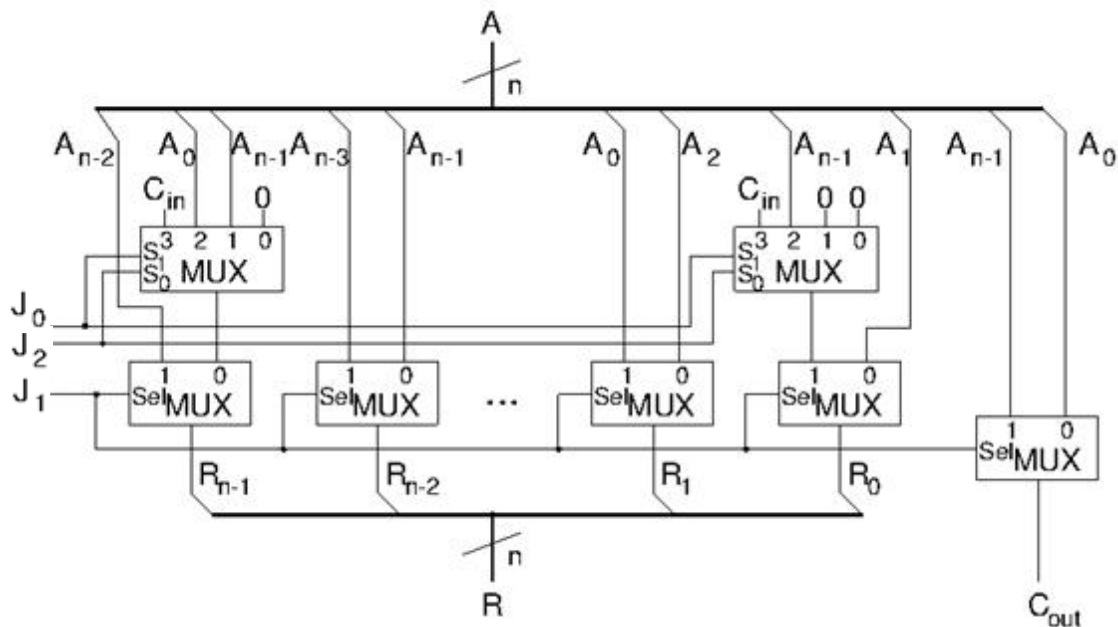
$$f(A, B, C, D, E) = \sum m(0,1,6,7,8,9,10,13,20,22,23,29) + \sum md(17,24,25,26)$$

|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

**EXAME**

4.O circuito representado abaixo implementa uma unidade de deslocamento da entrada **A**, produzindo o resultado **R** e o transporte **C<sub>out</sub>**. Preencha a tabela seguinte com as operações implementadas que correspondem às combinações das entradas de controlo **J<sub>0</sub>**, **J<sub>1</sub>** e **J<sub>2</sub>**. ..... [2,0 val.]

| <b>J<sub>2</sub></b> | <b>J<sub>1</sub></b> | <b>J<sub>0</sub></b> | <b>Operação</b>              |
|----------------------|----------------------|----------------------|------------------------------|
| 0                    | 0                    | 0                    | SHR - shift right            |
| 0                    | 0                    | 1                    | ROR - rotate right           |
| 0                    | 1                    | 0                    | SHL – Shift left             |
| 0                    | 1                    | 1                    | ROL – Rotate left            |
| 1                    | 0                    | 0                    | SRA - shift right aritmético |
| 1                    | 0                    | 1                    | RCR – Rotate right com carry |
| 1                    | 1                    | 0                    | SHL – Shift left             |
| 1                    | 1                    | 1                    | RCL – Rotate left com carry  |



|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

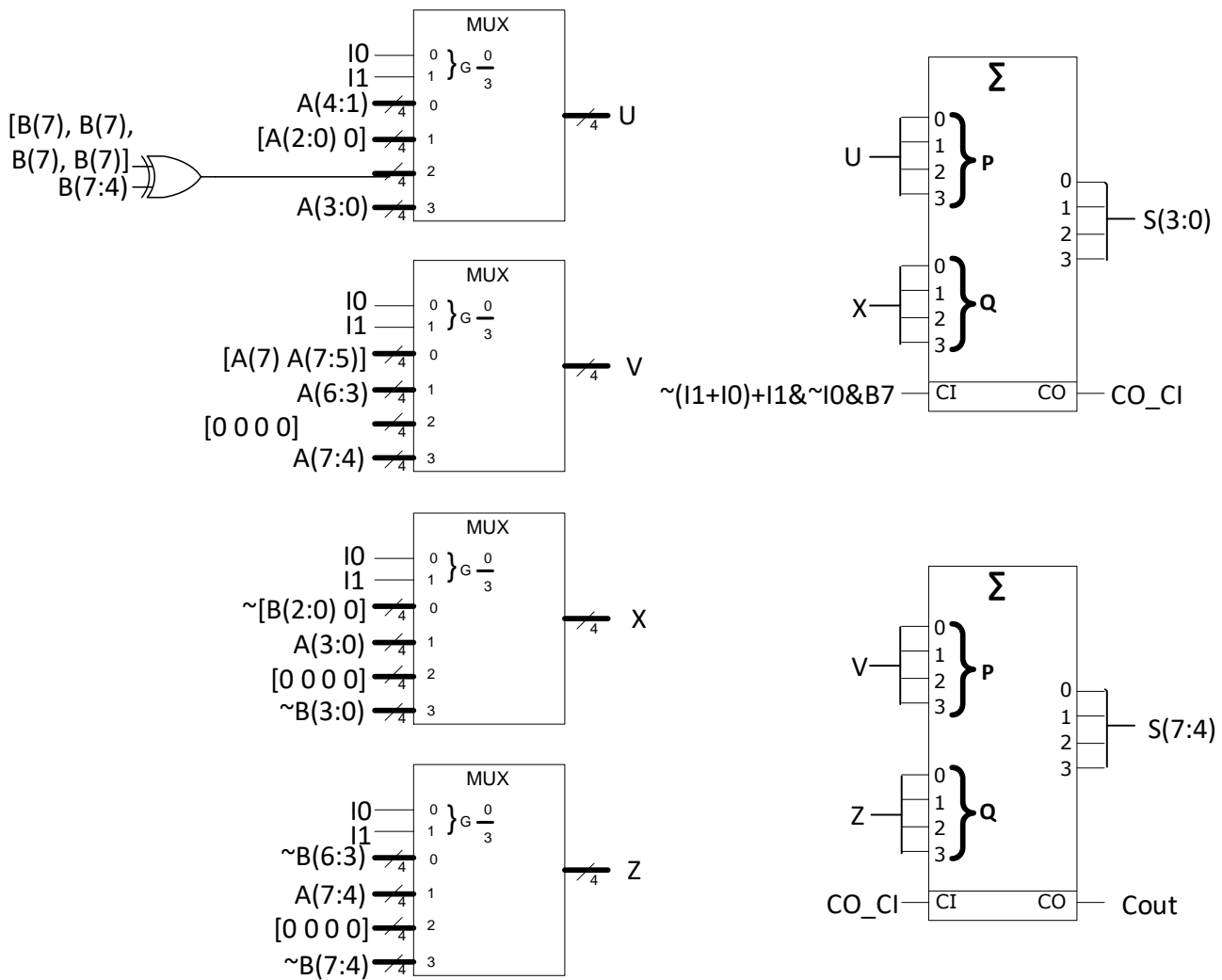
A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

5. Pretende-se projetar uma unidade aritmética que recebe duas entradas de dados A(7:0) e B(7:0), uma entrada de seleção I(1:0), tendo como saída S(7:0). O circuito deve ser capaz de implementar as seguintes operações em formato de complemento para 2:

| I1 | I0 | Operação            |
|----|----|---------------------|
| 0  | 0  | $0,5A - 2B$         |
| 0  | 1  | $3A$                |
| 1  | 0  | $ 2^{-4} \times B $ |
| 1  | 1  | $A - B - 1$         |

Complete o logigrama abaixo por forma a obter a funcionalidade desejada, utilizando o mínimo de lógica adicional. Despreze as situações de *overflow*. ..... [2,5 val.]

**Nota: Não se esqueça que pode (e deve) usar barramentos sempre que possível para simplificar o desenho do circuito. Para especificar quais os sinais que compõem um barramento, utilize a notação [x, y, z, w], em que x corresponde ao bit mais significativo.**



(Página deixada intencionalmente em branco.)



(Página deixada intencionalmente em branco.)

Aluno:

Nº

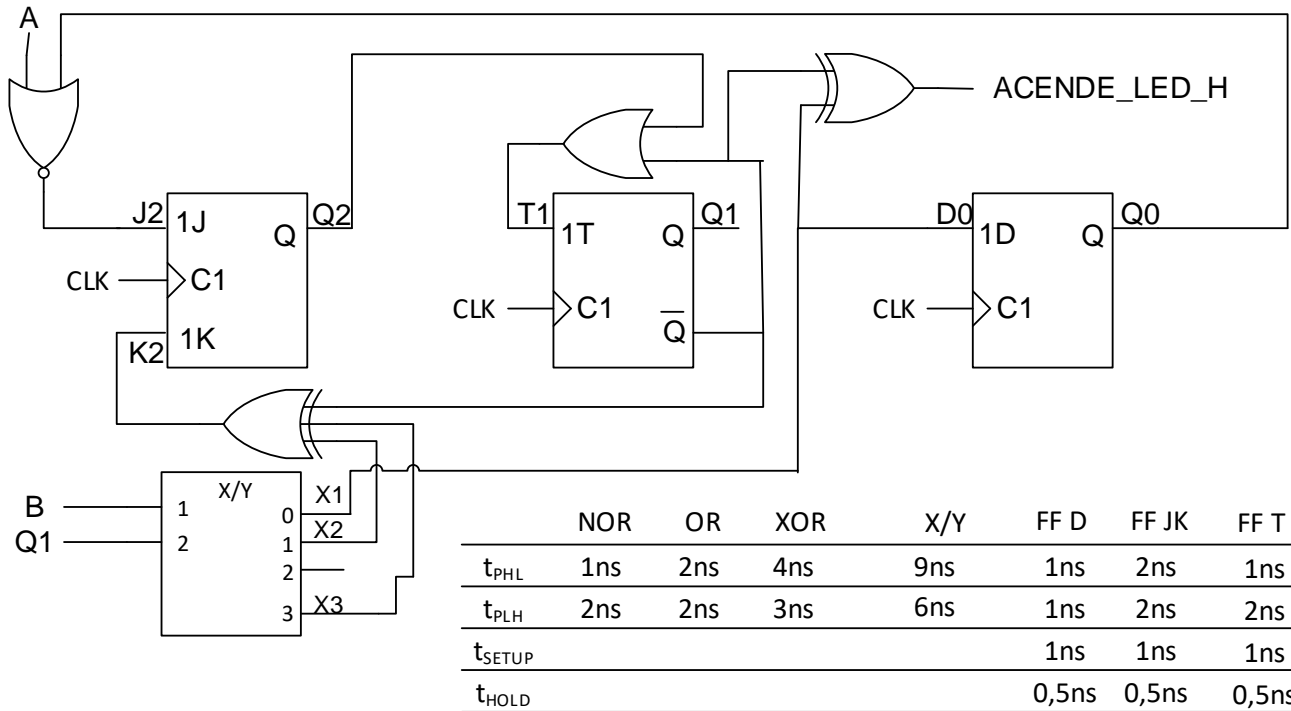
Prova:  Teste  
 Exame

Pág. 8



TESTE / EXAME

6. Considere o circuito da figura e os tempos de propagação indicados na tabela:



a) Complete as seguintes linhas da tabela de transição de estados. ....[1,5 val.]

| $Q_2^n$ | $Q_1^n$ | $Q_0^n$ | A | B | X1 | X2 | X3 | $J_2$ | $K_2$ | $T_1$ | $D_0$ | $Q_2^{n+1}$ | $Q_1^{n+1}$ | $Q_0^{n+1}$ | ACENDE_LED |
|---------|---------|---------|---|---|----|----|----|-------|-------|-------|-------|-------------|-------------|-------------|------------|
| 1       | 0       | 0       | 0 | 0 | 1  | 0  | 0  | 1     | 1     | 1     | 1     | 0           | 1           | 1           | 0          |
| 1       | 0       | 0       | 0 | 1 | 0  | 1  | 0  | 1     | 0     | 1     | 0     | 1           | 1           | 0           | 1          |
| 1       | 0       | 0       | 1 | 0 | 1  | 0  | 0  | 0     | 1     | 1     | 1     | 0           | 1           | 1           | 0          |
| 1       | 0       | 0       | 1 | 1 | 0  | 1  | 0  | 0     | 0     | 1     | 0     | 1           | 1           | 0           | 1          |
| 0       | 1       | 0       | 0 | 0 | 0  | 0  | 0  | 1     | 0     | 0     | 0     | 1           | 1           | 0           | 0          |
| 0       | 1       | 0       | 0 | 1 | 0  | 0  | 1  | 1     | 1     | 0     | 0     | 1           | 1           | 0           | 0          |
| 0       | 1       | 0       | 1 | 0 | 0  | 0  | 0  | 0     | 0     | 0     | 0     | 0           | 1           | 0           | 0          |
| 0       | 1       | 0       | 1 | 1 | 0  | 0  | 1  | 0     | 1     | 0     | 0     | 0           | 1           | 0           | 0          |

b) Determine justificadamente o período mínimo de relógio do circuito, por forma a garantir o correto funcionamento do mesmo. **Nota: Ao analisar um caminho, considere em cada componente o pior caso entre  $t_{PHL}$  e  $t_{PLH}$ .** ....[1,0 val.]

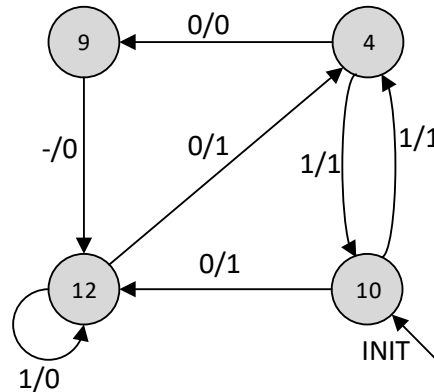
Sendo  $T_{mim} = \max(t_p + t_{SETUP})$  avaliado nos vários "caminhos" entre FFs. Considerando o pior caso entre  $t_{PLH}$  e  $t_{PLH}$  para cada porta não é necessário avaliar as combinações das transições H->L e L->H nas várias portas. Por inspeção do circuito verifica-se que existe um único caminho que passa por 2 portas (FFT > X/Y > XOR > FFJK), além disso, o tempo de propagação do decoder é muito superior ao das outras portas. Logo, este é o caminho com pior tempo de propagação e que limita o período mínimo do relógio.

Sendo  $T_{mim} = t_p(FFT) + t_p(X/Y) + t_p(XOR) + t_{SETUP}(FFJK) = 16ns$

|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

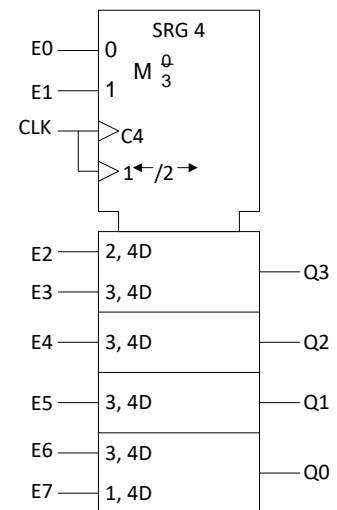
TESTE / EXAME

7. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por uma entrada (X) e uma saída (Y), em que a codificação dos estados corresponde aos números dentro dos círculos:



Implemente esta máquina de estados utilizando o registo de deslocamento fornecido e lógica adicional que ache necessária. Deve incluir uma entrada adicional de inicialização, *INIT*. Para resolver o exercício, basta completar a tabela e as equações algébricas dos sinais E2...E7 em função das entradas X e *INIT*, e saídas do registo. **Nota: O shift register só deve fazer load quando não for possível fazer a mudança de estado com SHL ou SHR.** Sugestão: comece por preencher a tabela, associando a cada transição do diagrama de estados os modos de operação do registo. .... [2,0 val.]

- E2 = 1
- E3 =  $Q_1 + INIT$
- E4 =  $\overline{INIT}$
- E5 =  $INIT$
- E6 = 0
- E7 =  $Q_2$



| EP | $Q_3^n$ | $Q_2^n$ | $Q_1^n$ | $Q_0^n$ | X | INIT | $Q_3^{n+1}$ | $Q_2^{n+1}$ | $Q_1^{n+1}$ | $Q_0^{n+1}$ | E0 | E1 | E2 | E3 | E4 | E5 | E6 | E7 | Y |   |
|----|---------|---------|---------|---------|---|------|-------------|-------------|-------------|-------------|----|----|----|----|----|----|----|----|---|---|
| 4  | 0       | 1       | 0       | 0       | 0 | 0    | 1           | 0           | 0           | 1           | 1  | 0  | -  | -  | -  | -  | -  | -  | 1 | 0 |
| 4  | 0       | 1       | 0       | 0       | 1 | 0    | 1           | 0           | 1           | 0           | 0  | 1  | 1  | -  | -  | -  | -  | -  | - | 1 |
| 9  | 1       | 0       | 0       | 1       | 0 | 0    | 1           | 1           | 0           | 0           | 0  | 1  | 1  | -  | -  | -  | -  | -  | - | 0 |
| 9  | 1       | 0       | 0       | 1       | 1 | 0    | 1           | 1           | 0           | 0           | 0  | 1  | 1  | -  | -  | -  | -  | -  | - | 0 |
| 10 | 1       | 0       | 1       | 0       | 0 | 0    | 1           | 1           | 0           | 0           | 1  | 1  | -  | 1  | 1  | 0  | 1  | -  | - | 1 |
| 10 | 1       | 0       | 1       | 0       | 1 | 0    | 0           | 1           | 0           | 0           | 1  | 0  | -  | -  | -  | -  | -  | 0  | - | 1 |
| 12 | 1       | 1       | 0       | 0       | 0 | 0    | 0           | 1           | 0           | 0           | 1  | 1  | -  | 0  | 1  | 0  | 0  | -  | - | 1 |
| 12 | 1       | 1       | 0       | 0       | 1 | 0    | 1           | 1           | 0           | 0           | 0  | 0  | -  | -  | -  | -  | -  | -  | - | 0 |
| -  | -       | -       | -       | -       | - | 1    | 1           | 0           | 1           | 0           | 1  | 1  | -  | 1  | 0  | 1  | 0  | -  | - | - |

|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

TESTE / EXAME

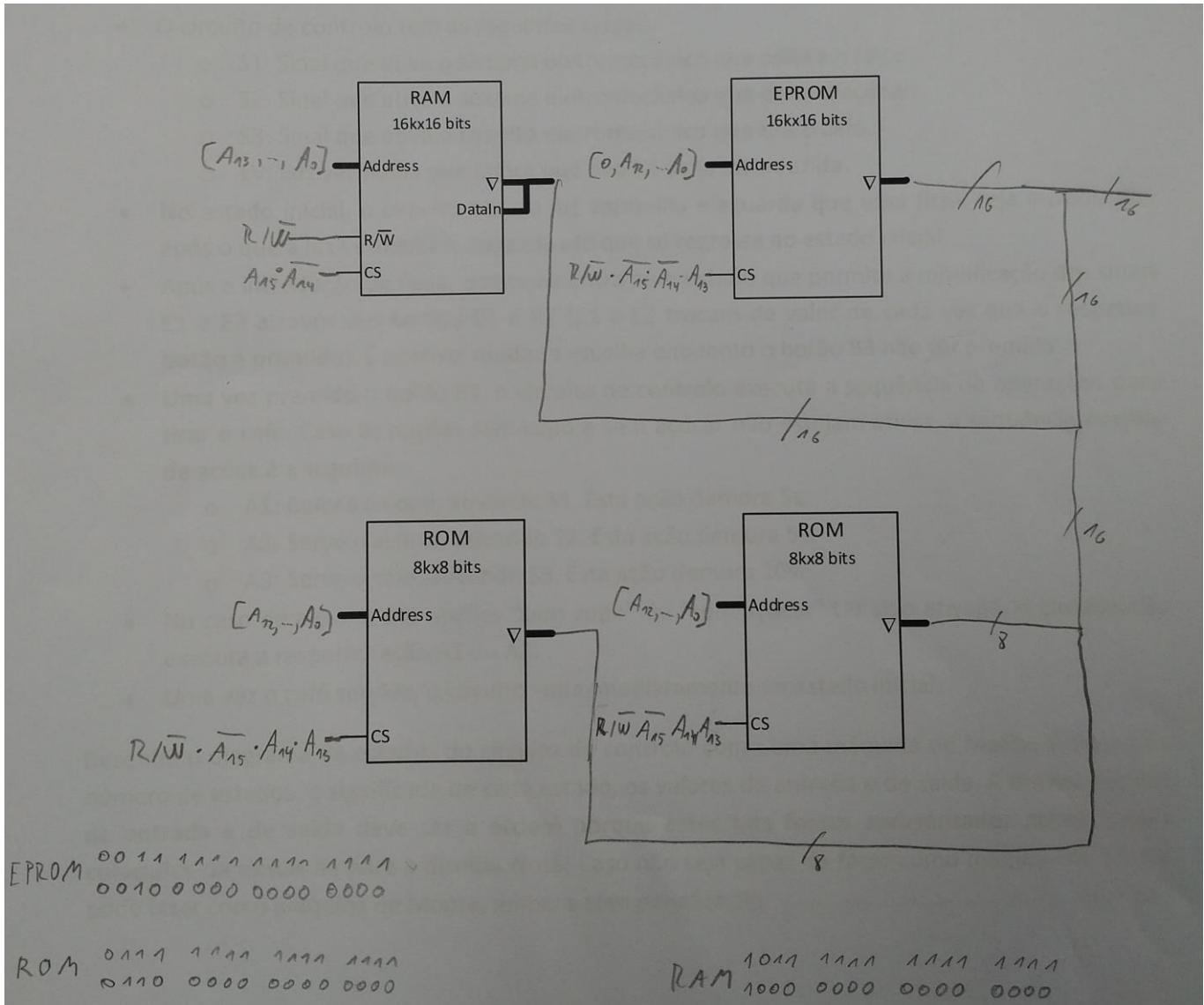
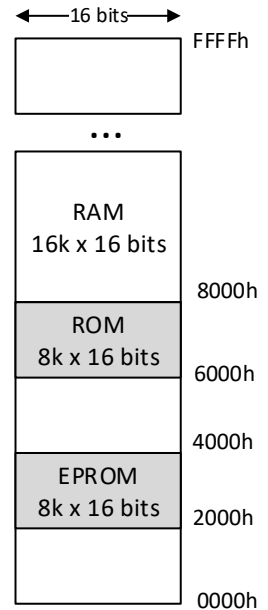
8. Projecte um sistema de memória constituído por 64k endereços e com palavras de 16 bits, de acordo com o mapa de memória ilustrado na figura.

Considere que para a concretização deste projecto dispõe dos seguintes dispositivos de memória:

- RAM 16k x 16 bits
- EPROM 16k x 16 bits
- ROM 8k x 8 bits

Pode utilizar os componentes que julgar mais convenientes para realizar o circuito de decodificação. .... [1,5 val.]

**NOTA:** Para garantir a legibilidade do circuito, represente as diferentes linhas de dados e de endereços através de barramentos, especificando claramente os bits que os compõem.



|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|



(Página deixada intencionalmente em branco.)

TESTE / EXAME

Aluno:

Nº

Prova:  Teste  
 Exame

Pág. 12

9. Pretende-se desenvolver um **circuito de controlo** para uma máquina de café.

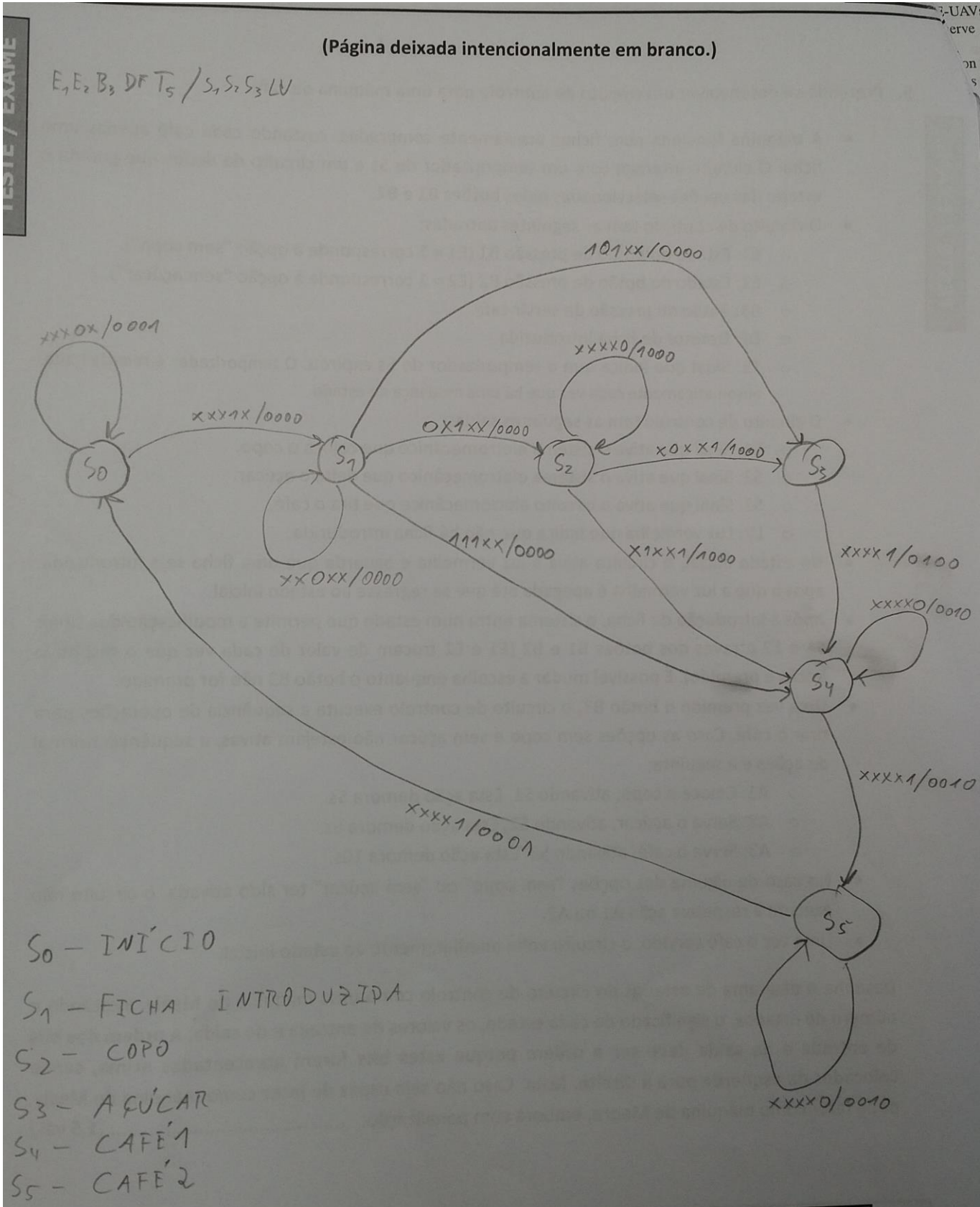
- A máquina funciona com fichas previamente compradas, custando cada café apenas uma ficha. O circuito interage com um temporizador de 5s e um circuito de dados que guarda o estado das opções seleccionadas pelos botões B1 e B2.
- O circuito de controlo tem as seguintes entradas:
  - E1: Estado do botão de pressão B1 (E1 = 1 corresponde à opção “sem copo”).
  - E2: Estado do botão de pressão B2 (E2 = 1 corresponde à opção “sem açúcar”).
  - B3: Botão de pressão de servir café.
  - DF: Detetor de ficha introduzida.
  - T5: Sinal que indica que o temporizador de 5s expirou. O temporizador é reiniciado, automaticamente cada vez que há uma mudança de estado.
- O circuito de controlo tem as seguintes saídas:
  - S1: Sinal que ativa o sistema eletromecânico que coloca o copo.
  - S2: Sinal que ativa o sistema eletromecânico que deita o açúcar.
  - S3: Sinal que ativa o circuito eletromecânico que tira o café.
  - LV: Luz vermelha que indica que não há ficha introduzida.
- No estado inicial, o circuito ativa a luz vermelha e aguarda que uma ficha seja introduzida, após o que a luz vermelha é apagada até que se regressa ao estado inicial.
- Após a introdução da ficha, o sistema entra num estado que permite a modificação dos sinais E1 e E2 através dos botões B1 e B2 (E1 e E2 trocam de valor de cada vez que o respetivo botão é premido). É possível mudar a escolha enquanto o botão B3 não for premido.
- Uma vez premido o botão B3, o circuito de controlo executa a sequência de operações para tirar o café. Caso as opções sem copo e sem açúcar não estejam ativas, a sequência normal de ações é a seguinte:
  - A1: Coloca o copo, ativando S1. Esta ação demora 5s.
  - A2: Serve o açúcar, ativando S2. Esta ação demora 5s.
  - A3: Serve o café, ativando S3. Esta ação demora 10s.
- No caso de alguma das opções “sem copo” ou “sem açúcar” ter sido ativada, o circuito não executa a respetiva ação A1 ou A2.
- Uma vez o café servido, o circuito volta imediatamente ao estado inicial.

Desenhe o diagrama de estados do circuito de controlo como uma máquina de Mealy, indicando o número de estados, o significado de cada estado, os valores de entrada e de saída. **A ordem dos bits de entrada e de saída deve ser a ordem porque estes bits foram apresentados acima, sendo colocados da esquerda para a direita.** Nota: Caso não seja capaz de fazer como máquina de Mealy, pode fazer como máquina de Moore, embora com penalização. ....[1,5 val.]

|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

(Página deixada intencionalmente em branco.)

TESTE / EXAME



Aluno:

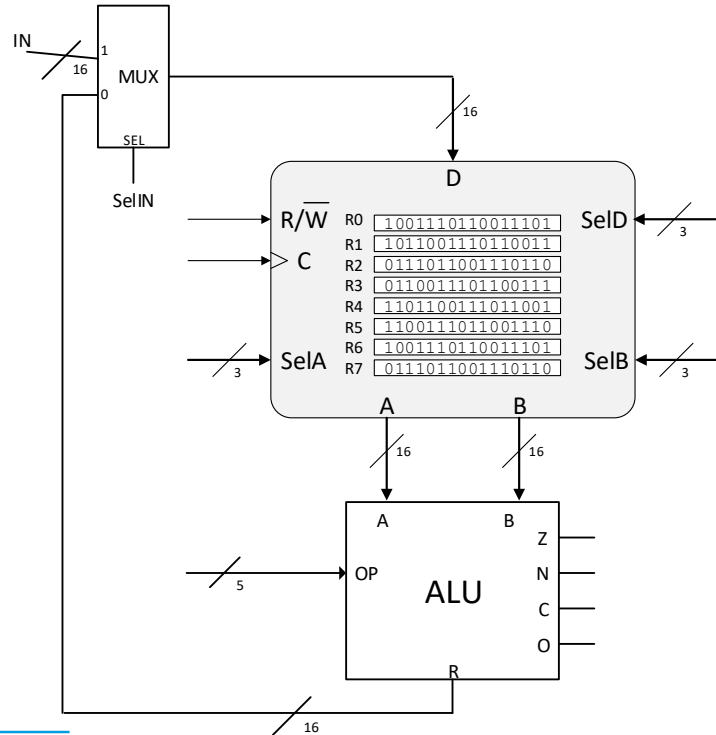
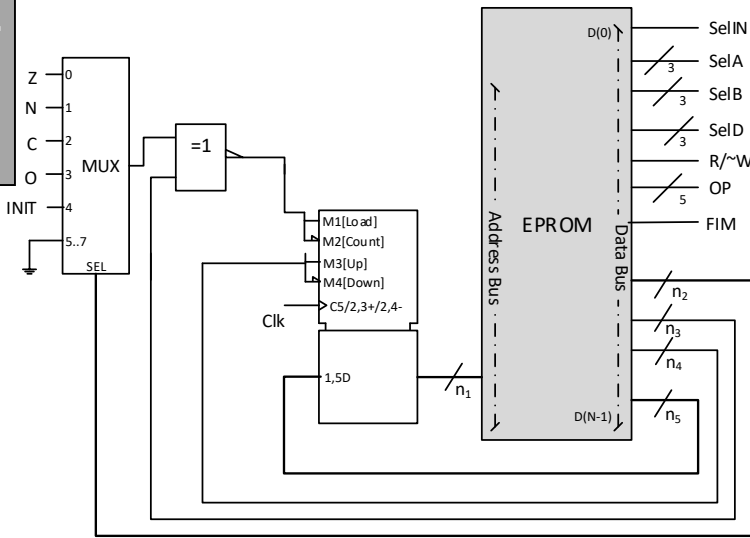
Nº

Prova:  Teste  
 Exame

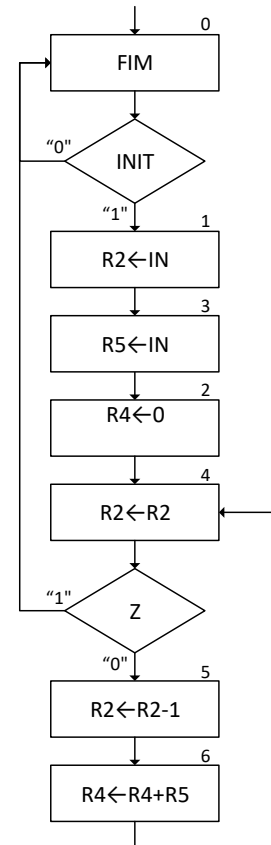
Pág. 14

TESTE / EXAME

10. Considere um circuito sequencial microprogramado, caracterizado pelos seguintes circuitos de controlo e de dados. Os bits IN do circuito de dados são entradas externas, úteis para inicialização do banco de registos. As operações suportadas pela ALU são as listadas na tabela.



| OP <sub>4..0</sub> | Operação                      | Operação                           |
|--------------------|-------------------------------|------------------------------------|
| 00000              | $R \leftarrow A + B$          | Soma                               |
| 00001              | $R \leftarrow A - B$          | Subtração                          |
| 00010              | $R \leftarrow A + B + C$      | Soma com bit de transporte         |
| 00011              | $R \leftarrow A - B - C$      | Subtração com transporte negado    |
| 00100              | $R \leftarrow A - 1$          | Decremento                         |
| 00101              | $R \leftarrow A + 1$          | Incremento                         |
| 00110              | $R \leftarrow A - C$          | Decremento, se C=0                 |
| 00111              | $R \leftarrow A + C$          | Incremento, se C=1                 |
| 01-00              | $R \leftarrow A$              | Complemento                        |
| 01-01              | $R \leftarrow A \wedge B$     | Conjunção                          |
| 01-10              | $R \leftarrow A \vee B$       | Disjunção                          |
| 01-11              | $R \leftarrow A \oplus B$     | Disjunção exclusiva                |
| 10000              | $R \leftarrow \text{SHR } A$  | Deslocamento lógico à direita      |
| 10001              | $R \leftarrow \text{SHL } A$  | Deslocamento lógico à esquerda     |
| 10010              | $R \leftarrow \text{SHRA } A$ | Deslocamento aritmético à direita  |
| 10011              | $R \leftarrow \text{SHLA } A$ | Deslocamento aritmético à esquerda |
| 10100              | $R \leftarrow \text{ROR } A$  | Rotação à direita                  |
| 10101              | $R \leftarrow \text{ROL } A$  | Rotação à esquerda                 |
| 10110              | $R \leftarrow \text{RORC } A$ | Rotação à direita com transporte   |
| 10111              | $R \leftarrow \text{RORL } A$ | Rotação à esquerda com transporte  |
| 11---              | $R \leftarrow A$              | Transferência                      |



|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|

Pretende-se implementar a máquina de estados relativa ao fluxograma da página anterior, que implementa a função de multiplicação entre dois números fornecidos do exterior, sendo o multiplicador colocado em R2 e o multiplicando em R5. No final, o resultado encontra-se em R4.

- Identifique (ex: letra, nome ou acrónimo) e indique a largura (nº bits) dos sinais representados no diagrama:  $n_1, n_2, n_3, n_4, n_5$ . .....[0,5 val.]
- Tendo em atenção a codificação dos estados, determine o conteúdo da fracção da EPROM que permite implementar a máquina de estados (utilize o quadriculado da página seguinte para indicar o endereço e o valor das correspondentes posições da memória). .....[2,0 val.]

$n_1$  – 3 bits – estado actual

$n_2$  – 3 bits – teste

$n_3$  – 1 bit – nível de teste load/count

$n_4$  – 1 bit – selecção up/down

$n_5$  – 3 bits - estado seguinte

|        |    |   |
|--------|----|---|
| Aluno: | Nº | Prova: <input type="checkbox"/> Teste<br><input type="checkbox"/> Exame |
|--------|----|---|





| Endereço ROM | Sel IN | Sel A | Sel B | Sel D | R/~W | OP    | FIM | n <sub>2</sub> | n <sub>3</sub> | n <sub>4</sub> | n <sub>5</sub> |
|--------------|--------|-------|-------|-------|------|-------|-----|----------------|----------------|----------------|----------------|
| 0            | X      | XXX   | XXX   | XXX   | 1    | XXXXX | 1   | 100            | 0              | 1              | 000            |
| 1            | 1      | XXX   | XXX   | 010   | 0    | XXXXX | 0   | 101            | 0              | X              | 011            |
| 2            | 0      | 000   | 000   | 100   | 0    | 00001 | 0   | 101            | 0              | X              | 100            |
| 3            | 1      | XXX   | XXX   | 101   | 0    | XXXXX | 0   | 101            | 1              | 0              | XXX            |
| 4            | 0      | 010   | XXX   | 010   | 0    | 11XXX | 0   | 000            | 1              | 1              | 000            |
| 5            | 0      | 010   | XXX   | 010   | 0    | 00100 | 0   | 101            | 1              | 1              | XXX            |
| 6            | 0      | 100   | 101   | 100   | 0    | 00000 | 0   | 101            | 0              | X              | 100            |
| 7            |        |       |       |       |      |       |     |                |                |                |                |
| 8            |        |       |       |       |      |       |     |                |                |                |                |
| 9            |        |       |       |       |      |       |     |                |                |                |                |
| 10           |        |       |       |       |      |       |     |                |                |                |                |
| 11           |        |       |       |       |      |       |     |                |                |                |                |
| 12           |        |       |       |       |      |       |     |                |                |                |                |
| 13           |        |       |       |       |      |       |     |                |                |                |                |
| 14           |        |       |       |       |      |       |     |                |                |                |                |
| 15           |        |       |       |       |      |       |     |                |                |                |                |
| 16           |        |       |       |       |      |       |     |                |                |                |                |

Nota: utilize apenas as linhas e colunas necessárias.

Aluno:

Nº

Prova:  Teste  
 Exame

Pág. 17



(Página deixada intencionalmente em branco.)

TESTE / EXAME

Aluno:

Nº

Prova:  Teste  
 Exame

Pág. 18