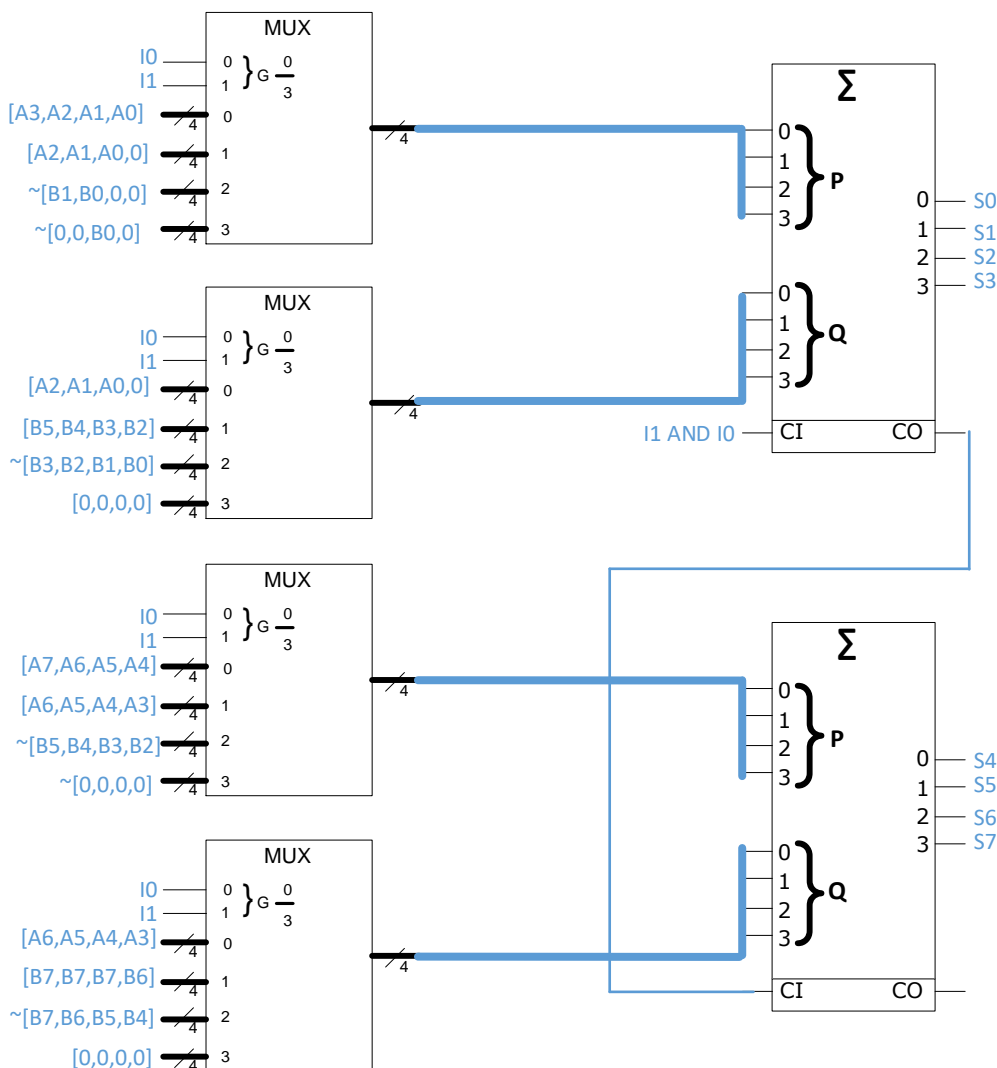


1. Pretende-se projetar uma unidade aritmética que recebe duas entradas de dados A(7:0) e B(7:0), uma entrada de seleção I(1:0), tendo como saída S(7:0). O circuito deve ser capaz de implementar as seguintes operações em formato de complemento para 2:

I1	I0	Operação
0	0	3A
0	1	2A + 0.25B
1	0	-5B - 2
1	1	-2 · resto(B/2)

Complete o logigrama abaixo por forma a obter a funcionalidade desejada, utilizando o mínimo de lógica adicional. Despreze as situações de *overflow*.[3,0 val.]

Nota: Não se esqueça que deve usar barramentos sempre que possível para simplificar o desenho do circuito. Para especificar quais os sinais que compõem um barramento, utilize a notação [x, y, z, w], em que x corresponde ao bit mais significativo. Considere que tem à disposição cada entrada em versão negada e não negada.





(Página deixada intencionalmente em branco.)