

TRABALHO DE LABORATÓRIO I

FUNÇÕES COMBINATÓRIAS

VERSÃO 1.0

1 INTRODUÇÃO

Pretende-se que os alunos compreendam e apliquem a metodologia usada na síntese e concretização de funções combinatórias, utilizando circuitos integrados disponíveis comercialmente. Este trabalho é considerado para **avaliação de conhecimentos**.

Notas preliminares importantes:

- Este enunciado deverá ser preparado atempadamente por cada aluno separadamente.
- Uns dias antes da aula de laboratório, os alunos de cada grupo devem reunir-se, conferir as suas respostas e imprimir a folha de respostas disponível na página da cadeira (uma única folha por grupo). Caso surjam dúvidas, devem recorrer aos horários de dúvidas.
- A folha de respostas preparada em casa, não sendo avaliada, poderá ser verificada pelo docente durante a aula de laboratório. Uma preparação de casa deficiente levará a uma penalização na nota do laboratório.
- No início da sessão de laboratório, será distribuída a cada grupo uma nova folha de perguntas/respostas, com perguntas ligeiramente diferentes das preparadas em casa, de onde resultará o circuito a ser montado na aula. Esta nova preparação (exceto as conclusões) deve ser executada nos 10 minutos iniciais da aula. É fundamental que ambos os alunos venham devidamente preparados para executar esta preparação com rapidez.
- O restante tempo da aula será dedicado à montagem do circuito. Os alunos devem trazer consigo o enunciado do laboratório L0 que deverá ter sido estudado em casa, de forma a executar a montagem de forma eficiente, verificar o seu correto funcionamento, e corrigir eventuais erros recorrendo à ponta de prova. Em particular, é fundamental que ambos os alunos tenham um perfeito conhecimento das ligações da placa de bread-board, do funcionamento da ponta de prova e da base de teste, e como se lê o data-sheet de um circuito integrado.
- Os últimos 10 minutos são reservados à escrita das conclusões, sendo a folha de perguntas/respostas entregue no final da aula.

2 PREPARAÇÃO TEÓRICA

Considere o logigrama com entradas A3, A2, A1 e A0 e saída F da figura 1.

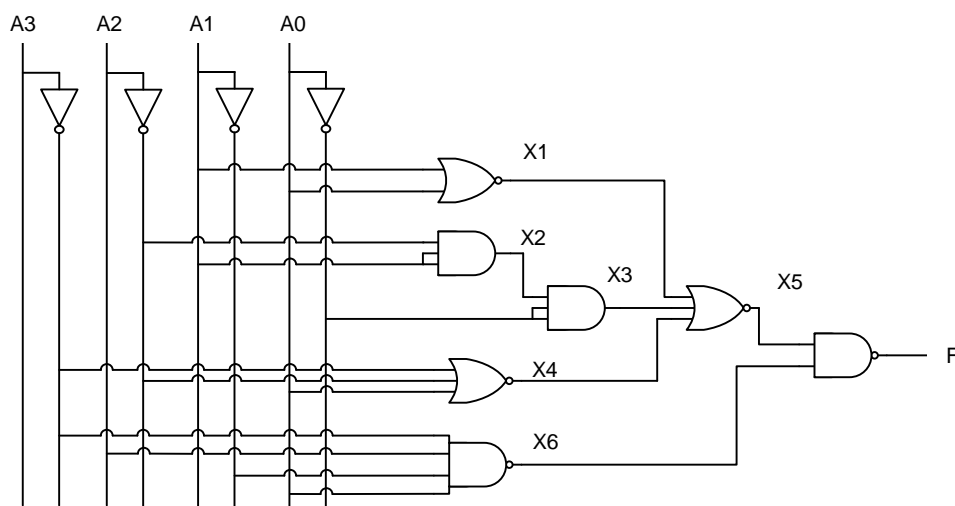


Figura 1 - Logigrama do circuito a analisar.

1. Construa a tabela de verdade da função F, implementada pelo circuito mostrado na figura 1, considerando A3 o bit de maior peso. Justifique.
2. Simplifique a função F de forma a obter uma função implementável unicamente com portas NAND de 2 e 3 entradas, aplicando a seguinte metodologia:
 - a) Preencha o diagrama de Karnaugh e simplifique a função **usando mintermos (forma disjuntiva)**.
 - b) Simplifique adicionalmente a expressão obtida na alínea anterior usando o teorema da distributividade.
 - c) Aplique as leis de De Morgan de forma a obter uma expressão apenas com portas NAND de 2 e 3 entradas que use o menor número possível de integrados e portas lógicas (com custo mínimo de acordo com a Tabela 1).
 - d) Recorrendo à Tabela 1, calcule o custo associado à solução obtida.
3. Repita a pergunta anterior de forma a obter uma solução implementável apenas com portas NOR de 2 e 3 entradas. Siga os mesmos passos do ponto anterior, mas **simplificando agora o Diagrama de karnaugh usando maxtermos (forma conjuntiva)**. Compare os custos obtidos entre as 2 soluções calculadas. Justifique.
4. Apresente o esquema elétrico da solução com NORs. Não se esqueça de referenciar cada integrado utilizado, e de indicar nas entradas e saídas de cada porta lógica o número do pino do integrado correspondente.
5. Calcule apenas para a solução com portas NOR, o tempo de propagação máximo do circuito, indicando (no diagrama elétrico) o caminho crítico correspondente. Justifique recorrendo aos tempos de propagação associados a cada porta lógica apresentados na da tabela 1.

Tabela 1 – Preço e tempos de propagação dos circuitos a utilizar na realização deste laboratório.

Descrição	Custo por unidade	tp_LH=tp_HL [nS]
Circuito integrado	20	-
Porta NOT	2	15
Porta AND2	6	20
Porta NAND2	4	15
Porta OR2	6	22
Porta NOR2	4	15
Porta AND3	8	20
Porta NAND3	6	17
Porta NOR3	6	17

Por exemplo, um circuito com 5 portas NOT, 6 portas NAND2 e 2 portas NAND3, requer quatro circuitos integrados (CIs), nomeadamente:

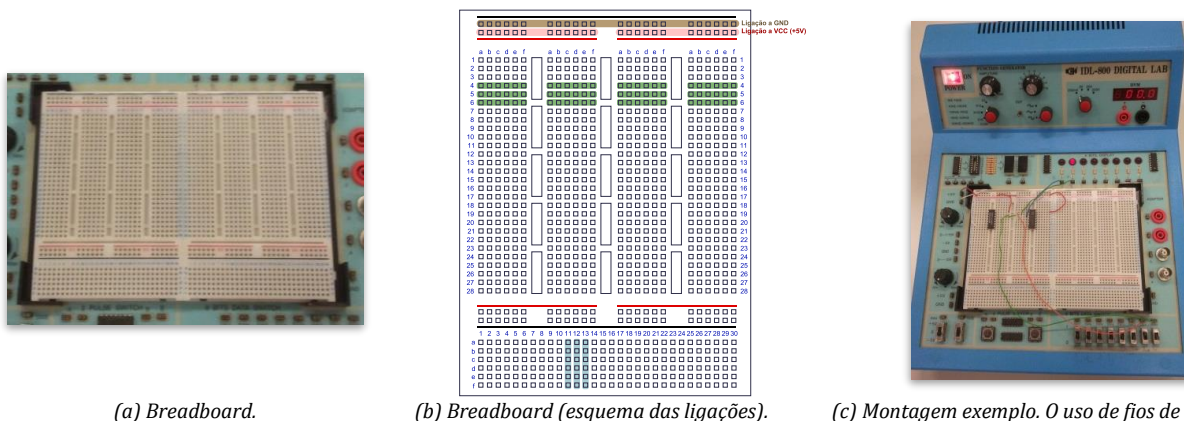
- 1x 74LS04, contendo 6 portas NOT
- 2x 74LS00, cada um contendo 4 portas NAND2
- 1x 74LS10, contendo 3 portas NAND3

Assim o custo do circuito é dado por:

$$\text{custo} = \underbrace{4 \times 20}_{4 \text{ CIs}} + \underbrace{5 \times 2}_{\text{NOT}} + \underbrace{6 \times 4}_{\text{NAND2}} + \underbrace{2 \times 6}_{\text{NAND3}}$$

3 REALIZAÇÃO DA MONTAGEM (AULA DE LABORATÓRIO)

Logo que a preparação teórica do trabalho na aula esteja terminada, a partir do esquema eléctrico, monte o circuito projetado. Para fazer a montagem comece por inserir os circuitos integrados na “breadboard” da base de montagem. Tenha em atenção os diferentes métodos utilizados para identificar o pino 1 de cada circuito integrado (recorte semi-circular ou pequeno ponto junto ao pino 1). Oriente os circuitos integrados de modo a que o pino 1 fique no canto superior esquerdo. Tenha ainda em atenção que todos os circuitos integrados necessitam de ser alimentados (+5V e GND) para funcionarem corretamente. Na utilização da “breadboard” (e, por conseguinte, na realização da montagem) tenha em atenção a existência de diversas pistas horizontais. As pistas na parte superior e inferior da “breadboard” destinam-se às linhas de alimentação (+5V e GND). As pistas na zona central da “breadboard”, com as quais os pinos dos circuitos integrados irão fazer contacto após a sua inserção, destinam-se a efetuar as ligações entre as diferentes portas lógicas. **Note que deve ainda efetuar as ligações das entradas do circuito aos interruptores existentes na base de montagem e ligar as saídas do circuito aos indicadores lógicos (LEDs) também disponíveis na base.**



(a) Breadboard.

(b) Breadboard (esquema das ligações).

(c) Montagem exemplo. O uso de fios de dimensão reduzida diminui a complexidade da montagem e facilita o teste e a correção de erros.

Figura 2 - Placa usada no laboratório para montar e testar o circuito projetado.

3.1 TESTE DO CIRCUITO

Valide experimentalmente as funções do circuito, preenchendo a ultima coluna da tabela de verdade com os valores observados experimentalmente.

3.1.1 DETEÇÃO E CORREÇÃO DE ERROS DE MONTAGEM

Caso o circuito não funcione corretamente, utilize a ponta de prova que lhe é fornecida. Ligue os terminais de alimentação da ponta de prova à fonte de alimentação (terminal vermelho: +5V; terminal preto: 0V). Ligue a base de montagem. Observe o que acontece com a ponta de prova quando ela toca nos +5V, na massa e quando fica "no ar". Usando um fio pequeno como auxiliar, observe com a ponta os níveis lógicos num interruptor nas suas duas posições.

Nunca force a introdução da ponta de prova nos buracos da "breadboard". Não só não tem garantia do resultado (mesmo que haja contacto com o metal interno, este não é fiável), como degrada a "breadboard".

Siga a metodologia indicada para detetar a(s) falha(s). As falhas mais frequentes na realização de uma montagem podem ser classificadas em:

- a. entrada/saída em aberto (por exemplo, resultante de uma ligação por um fio defeituoso);
- b. curto-circuito a Vcc (+5V) ou GND (0V);
- c. curto-circuito entre pinos (por exemplo, resultantes de erros de montagem).

Após verificar que todas as ligações efetuadas estão de acordo com o seu projeto, use a ponta de prova lógica para:

1. Verificar as alimentações de todos os circuitos integrados (Vcc e GND).
2. Detetar quais as combinações de entrada para as quais a saída não é correta.
3. Forçar o circuito para uma situação de erro, selecionando uma das combinações de entrada para a qual a saída não é correta.
4. Percorrer o circuito ponto-por-ponto, no sentido da saída errada para as entradas que a vão sistematicamente antecedendo, e verificar que valor lógico observado é o valor esperado nesse ponto (para cada ligação verifique se os valores lógicos nos dois extremos da ligação coincidem).
5. Tendo localizado a origem do erro, corrija-o. Verifique a existência de outros erros. Se necessário regresse ao ponto 2.