

Antes de iniciar a prova, tenha em atenção o seguinte:

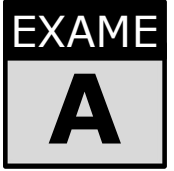
- i. O enunciado da prova inclui 20 páginas.
- ii. O teste contempla as perguntas 5,6, 7, 8, 9 e tem a duração de 1h30m.
- iii. O exame contempla todas as perguntas e tem a duração de 2h30m.
- iv. Existem 4 variantes distintas da prova: A, B, C e D.
- v. A prova é sem consulta. Sobre a secretária apenas deve encontrar-se a sua identificação (cartão de estudante).
- vi. Identifique todas as folhas do enunciado com:
 - a) Nome;
 - b) Número de aluno;
 - c) Prova que pretende realizar: teste ou exame.
- vii. Recorde que logo após terminar a prova:
 - a) Todas as páginas serão desagafadas e separadas;
 - b) As páginas 1 a 10 serão destruídas, caso tenha manifestado a intenção de fazer o teste;
 - c) Folhas não identificadas não serão cotadas!!!
- viii. Resolva a prova no próprio enunciado. Para cada questão é fornecido um espaço próprio, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
- ix. Excepcionalmente, e caso realmente necessite, pode usar o espaço extra disponível das páginas em branco, colocadas ao longo da prova. Nesse caso, deve indicar junto ao enunciado da pergunta que a resposta à mesma se encontra na página que utilizou. Tenha presente o aviso descrito no ponto vii.b).
- x. Justifique adequadamente todas as respostas.
- xi. Responda à prova com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte a ela no fim.

MUITO IMPORTANTE: indique, no rodapé de cada página, a prova que pretende realizar:

- **2º TESTE (Questões 5, 6, 7, 8 e 9) 1h30m**
- **EXAME (Questões 1 a 9) 2h30m**

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.



(Página deixada intencionalmente em branco – NÃO USAR COMO RASCUNHO)

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

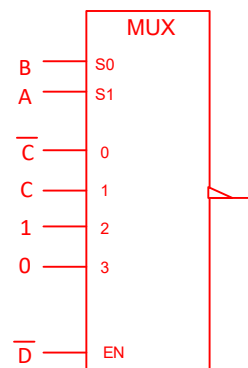
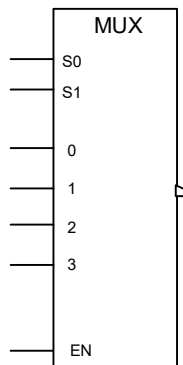
EXAME

1. Considere a função lógica $f(A, B, C, D) = (A \oplus (\overline{D + AB})C) + D$
- a) Escreva a expressão da função utilizando apenas portas NAND3, NAND2 e NOT, indicando quantas portas de cada tipo (e número de entradas) são necessárias. Não é necessário simplificar. Justifique, apresentando os diversos passos de manipulação algébrica que realizou.[1,0 val.]

$$\begin{aligned}
 f(A, B, C, D) &= (A \oplus (\overline{D + AB})C) + D = \overline{A}(\overline{D + AB})C + A(\overline{D + AB})C + D \\
 &= \overline{A}(\overline{D + AB} + \overline{C}) + AC\overline{D} + ABC + D = \overline{A}D\overline{A}\overline{B} + \overline{A}\overline{C} + AC\overline{D} + ABC + D \\
 &= \overline{A}\overline{C} + AC\overline{D} + ABC + D = \overline{\overline{A}\overline{C} + AC(\overline{D} + B)} + D = \overline{\overline{A}\overline{C} AC(\overline{D} + B)} \overline{D} = \overline{\overline{A}\overline{C} AC} (\overline{\overline{B}D}) \overline{D}
 \end{aligned}$$

- b) Desenhe o logigrama de um circuito combinatório que implementa a função dada pela tabela de verdade abaixo indicada. Minimize o número de multiplexers 4:1 com saídas ativas a Low, sabendo que apenas dispõe de portas NOT. Justifique. Sugestão: comece por estabelecer uma relação entre os valores de saída e os valores da variável D, nomeadamente quando esta tem valor lógico '1'. [1,0 val.]

A	B	C	D	F(A, B, C, D)
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

2. Considere a função lógica $f(A, B, C, D, E)$ incompletamente especificada, definida da seguinte forma:

$$f(A, B, C, D, E)$$

$$= \sum m(0,6,9,11,13,15,18,22,25,27,29,31) + \sum md(1,2,5,7,12,14,16,19,23,26)$$

A variável A é a de maior peso e a variável E é a de menor peso.

a) Complete o mapa de Karnaugh representado abaixo por forma a representar esta função.

.....[1,0 val.]

		CDE							
		000	001	011	010	110	111	101	100
AB	00	1	X	0	X	1	X	X	0
	01	0	1	1	0	X	1	1	X
	11	0	1	1	X	0	1	1	0
	10	X	0	X	1	1	X	0	0

b) Identifique a expressão algébrica na forma mínima conjuntiva (produto de somas) do seguinte mapa de Karnaugh. Justifique, marcando os implicados primos correspondentes à função no mapa.[1,5 val.]

		CDE							
		000	001	011	010	110	111	101	100
AB	00	1	X	1	0	X	X	1	X
	01	0	1	X	0	0	1	1	0
	11	0	1	1	0	0	X	1	0
	10	0	X	X	1	0	X	1	0

$$F = (\bar{B} + E)(A + \bar{D} + E)(\bar{A} + D + E)(\bar{C} + E)$$

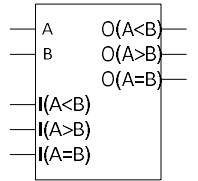
c) Identifique os implicados primos essenciais e não essenciais na expressão encontrada na alínea b). Justifique cada implicado primo essencial apresentando pelo menos um maxtermo que não esteja contemplado por outro implicado primo.[1,5 val.]

IPE: $(\bar{B} + E)$ – o maxtermo M8 não pode ser agrupado por outro implicado primo, e $(A + \bar{D} + E)$ – o maxtermo M2 não pode ser agrupado em nenhum outro implicado primo.

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

EXAME

3. Projete um comparador de magnitude (módulo) de números de um bit A e B, sem sinal (ver representação ao lado). O circuito deverá ter como entradas dois números de 1 bit A e B, assim como entradas $I^{[A<B]}$, $I^{[A>B]}$ e $I^{[A=B]}$ que deverão conter o resultado da comparação de outro circuito onde se comparam bits MENOS significativos que A e B. As saídas do novo circuito são designadas $O^{[A<B]}$, $O^{[A>B]}$ e $O^{[A=B]}$. O circuito deverá portanto funcionar de acordo com a seguinte tabela. Nota: Para resolver este exercício, basta completar as equações algébricas de cálculo das saídas. [1,5 val.]



A<B	A>B	A=B	$I^{[A<B]}$	$I^{[A>B]}$	$I^{[A=B]}$	$O^{[A<B]}$	$O^{[A>B]}$	$O^{[A=B]}$
1	0	0	X	X	X	1	0	0
0	1	0	X	X	X	0	1	0
0	0	1	1	X	X	1	0	0
0	0	1	0	1	X	0	1	0
0	0	1	0	0	X	0	0	1

$$O^{[A<B]} = \text{not}(A).B + (A \text{ xnor } B).I^{[a<b]}$$

$$O^{[A>B]} = \text{not}(B).A + (A \text{ xnor } B).I^{[a>b]}. \text{not}(I^{[a<b]})$$

$$O^{[A=B]} = (A \text{ xnor } B). \text{not}(I^{[a>b]}). \text{not}(I^{[a<b]})$$

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---



(Página deixada intencionalmente em branco.)

Aluno:

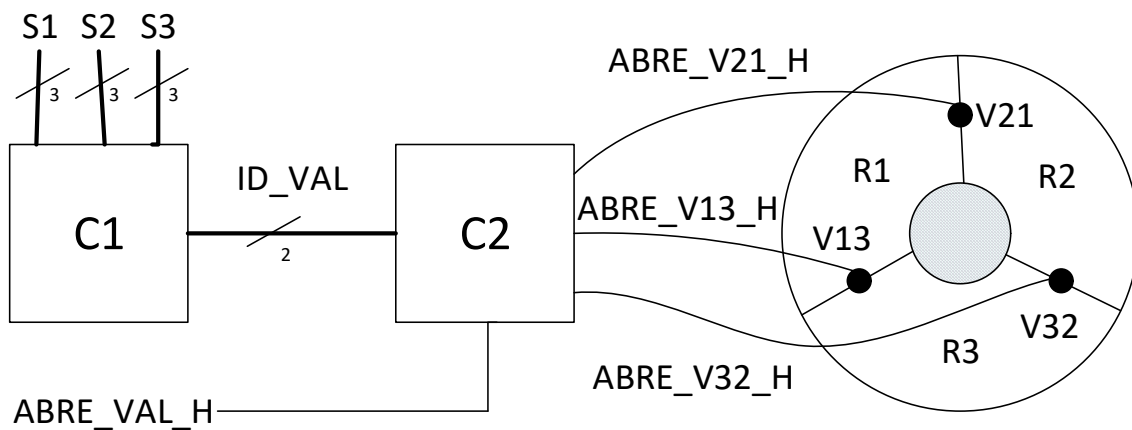
Nº

Prova: Teste
 Exame

Pág. 6

EXAME

4. Numa Estação de Tratamento de Águas Residuais (ETAR), existem três reservatórios R1, R2, R3 que comunicam dois a dois por três válvulas designadas por V21, V32 e V13, conectando respetivamente R2-R1, R3-R2 e R1-R3. Os códigos de identificação das válvulas são 0, 1 e 2, respetivamente para V21, V32 e V13. O nível de cada reservatório é medido por um sensor: S1 para R1, S2 para R2 e S3 para R3. O nível medido pelos sensores é um valor inteiro no intervalo [0, 7]. Por forma a equilibrar gradualmente os níveis dos reservatórios, o circuito de controlo ordena periodicamente a abertura de uma das válvulas durante um determinado intervalo de tempo, através do sinal ABRE_VAL_H. A válvula aberta é selecionada pelo circuito C1, e corresponde à que interliga um dos reservatórios com o maior nível e um dos reservatório com o menor nível. O código da válvula a abrir é indicado através do sinal ID_VAL(1:0). O circuito C2 gera o sinal para abrir a válvula identificada por ID_VAL(1:0), mas apenas quando ABRE_VAL_H está ativo. Os sinais que abrem as válvulas são designados ABRE_21_H, ABRE_V32_H e ABRE_V13_H. **Nota: quanto todos os níveis forem iguais, não se deve abrir nenhuma válvula; quando duas válvulas estiverem em condições de ser abertas, deve-se abrir uma qualquer delas.**

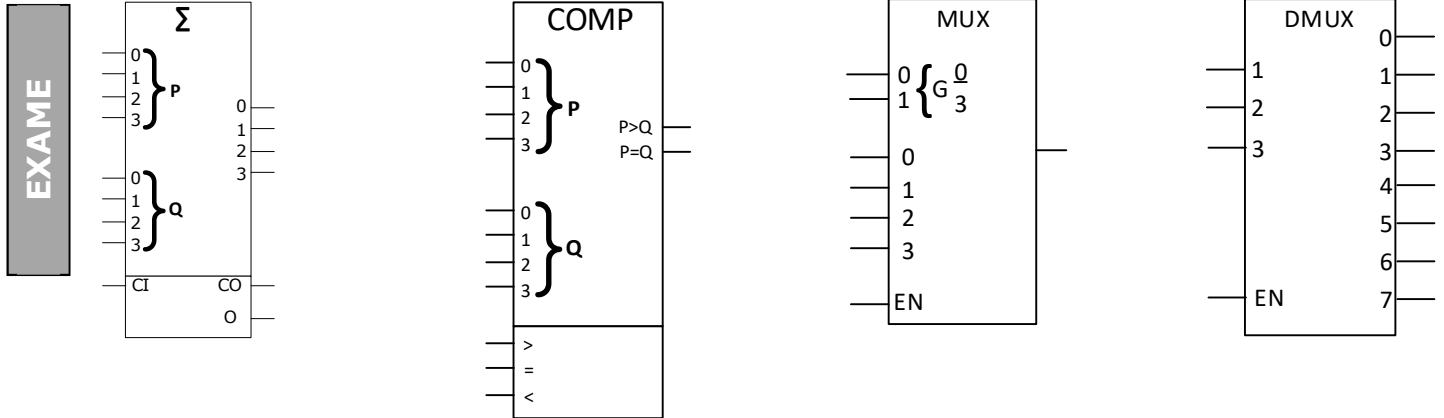


Implemente os circuitos C1 e C2, considerando que apenas tem à disposição os seguintes componentes, assim como portas lógicas discretas e buffers tri-state, tentando minimizar o número total de componentes utilizados:

- Somadores de 4 bits (ver figura)
- Comparadores de magnitude (i.e., só números positivos) de 4 bits (ver figura)
- Multiplexers de 4:1 (ver figura)
- Demultiplexer 3:8 (ver figura)

Faça uso da representação dos sinais em barramento sempre que tal seja vantajoso para simplificar a representação.[2,5 val.]

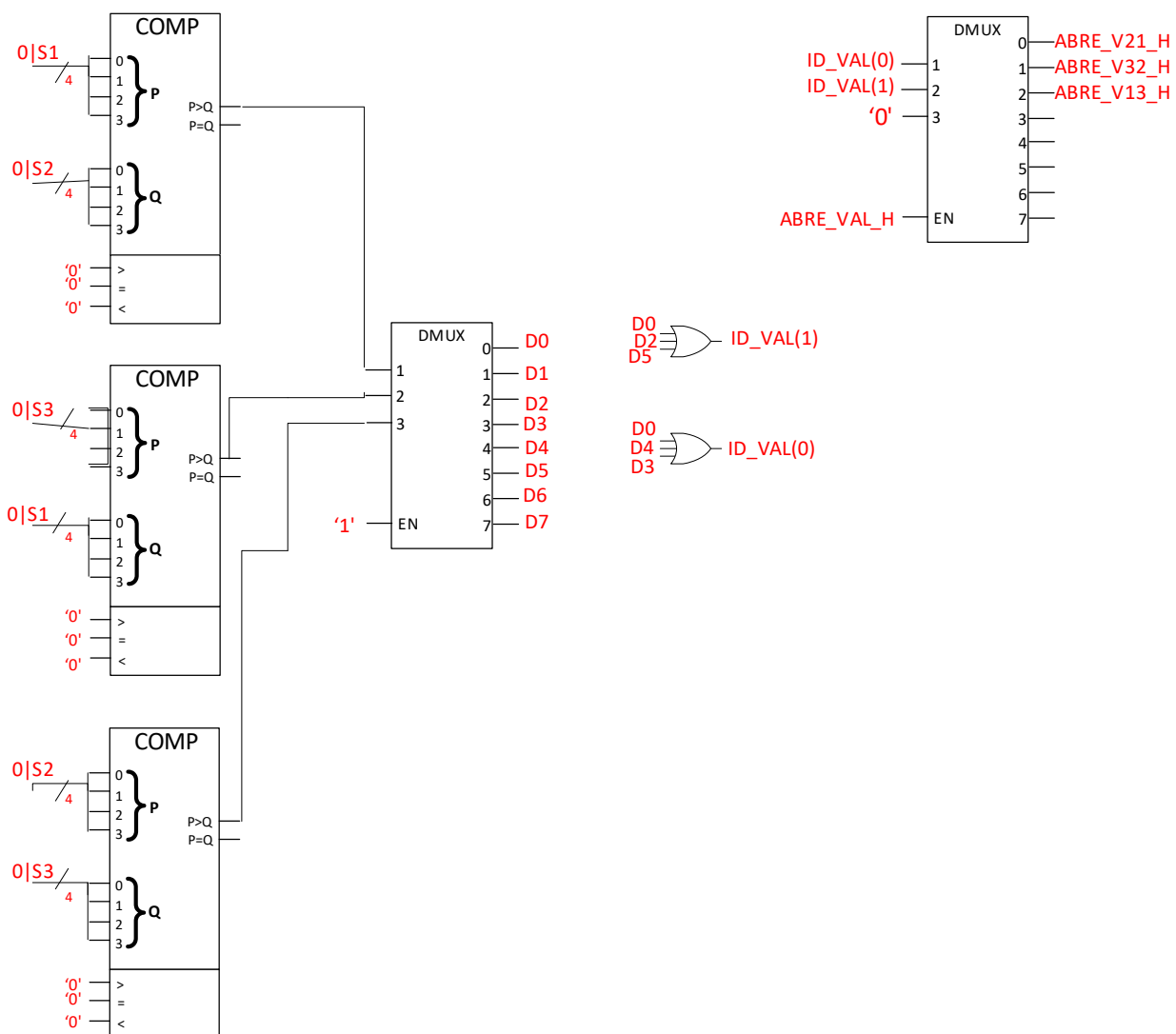
Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---



Nota: Para a resolução deste exercício não necessita de utilizar todos os componentes indicados; pode usar apenas alguns e em número que achar adequado, por forma a realizar a função com o mínimo número de componentes.

C1:

C2:



Aluno:

Nº

Prova: Teste
 Exame

Pág. 8



S2>S3	S3>S1	S1>S2	ID_VAL(1)	ID_VAL(0)
0	0	0	1	1
0	0	1	0	0
0	1	0	1	0
0	1	1	0	1
1	0	0	0	1
1	0	1	1	0
1	1	0	0	0
1	1	1	X	X

Aluno:

Nº

Prova: Teste
 Exame

Pág. 9



(Página deixada intencionalmente em branco.)

Aluno:

Nº

Prova: Teste
 Exame

Pág. 10



(Página deixada intencionalmente em branco.)

Aluno:

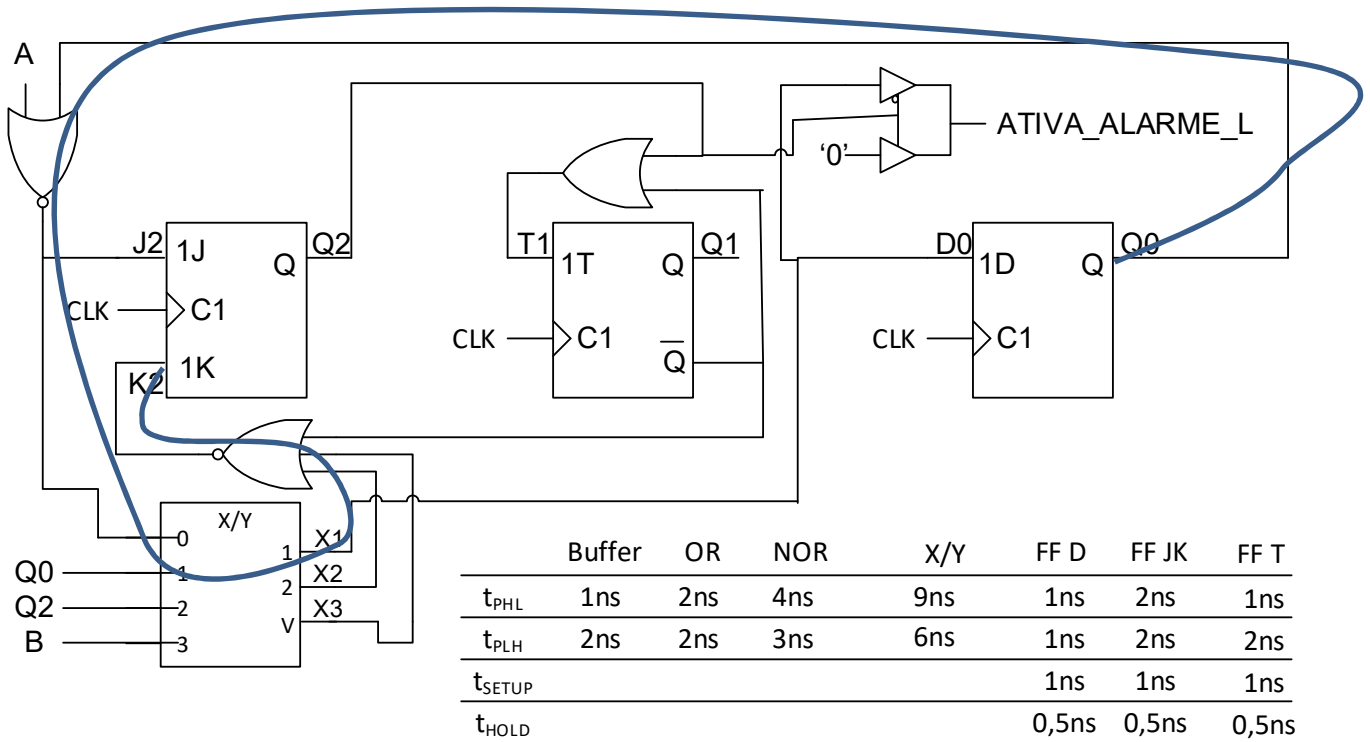
Nº

Prova: Teste
 Exame

Pág. 11

TESTE / EXAME

5. Considere o circuito da figura e os tempos de propagação indicados na tabela:



a) Complete as seguintes linhas da tabela de transição de estados.[1,5 val.]

Q_2^n	Q_1^n	Q_0^n	A	B	X1	X2	X3	J_2	K_2	T_1	D_0	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	ATIVA_ALARME_L
1	0	0	0	0	0	1	1	1	0	1	0	1	1	0	0
1	0	0	0	1	1	1	1	1	0	1	1	1	1	1	0
1	0	0	1	0	0	1	1	0	0	1	0	1	1	0	0
1	0	0	1	1	1	1	1	0	0	1	1	1	1	1	0
0	1	0	0	0	0	0	1	1	0	0	0	1	1	0	0
0	1	0	0	1	1	1	1	1	0	0	1	1	1	1	1
0	1	0	1	0	0	0	0	0	1	0	0	0	1	0	0
0	1	0	1	1	1	1	1	0	0	0	1	0	1	1	1

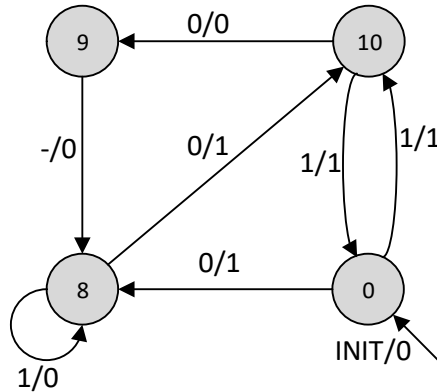
b) Determine justificadamente o período mínimo de relógio do circuito, por forma a garantir o correto funcionamento do mesmo. Justifique, marcando no esquema o caminho crítico encontrado. **Nota: ao analisar um caminho, pode simplificar, considerando em cada componente o pior caso entre t_{PHL} e t_{PLH} .**[1,0 val.]

$$T_{Min} = t_{pmax}(FFD) + t_{pmax}(NOR) + t_{pmax}(X/Y) + t_{pmax}(NOR) + t_s(FFJK) = 1 + 4 + 9 + 4 + 1 = 19$$

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

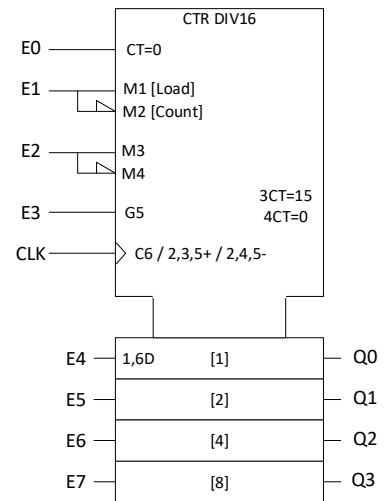
TESTE / EXAME

6. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por uma entrada (X) e uma saída (Y), em que a codificação dos estados corresponde aos números dentro dos círculos:



Implemente esta máquina de estados utilizando o contador fornecido e lógica adicional que ache necessária. Deve incluir uma entrada adicional de inicialização, *INIT*. Para resolver o exercício, basta completar a tabela e as equações algébricas dos sinais E2...E7 em função das entradas X e *INIT*, e saídas do contador. **Nota: O contador só deve fazer load quando não for possível fazer a mudança de estado com contagem ou CT=0.** Sugestão: comece por preencher a tabela, associando a cada transição do diagrama de estados os modos de operação do contador. [2,0 val.]

- E2 = 0
- E3 = Q0 + Q1
- E4 = 0
- E5 = Q3 XOR X
- E6 = 0
- E7 = ~Q1



EP	Q_3^n	Q_2^n	Q_1^n	Q_0^n	X	INIT	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	E0	E1	E2	E3	E4	E5	E6	E7	Y	
0	0	0	0	0	0	0	1	0	0	0	0	1	-	-	0	0	0	1	1	LD
0	0	0	0	0	1	0	1	0	1	0	0	1	-	-	0	1	0	1	1	LD
8	1	0	0	0	0	0	1	0	1	0	0	1	-	-	0	1	0	1	1	LD
8	1	0	0	0	1	0	1	0	0	0	0	0	-	0	-	-	-	-	0	HOLD
9	1	0	0	1	0	0	1	0	0	0	0	0	1	-	-	-	-	-	0	CT-
9	1	0	0	1	1	0	1	0	0	0	0	0	1	-	-	-	-	-	0	CT-
10	1	0	1	0	0	0	1	0	0	1	0	0	0	1	-	-	-	-	0	CT-
10	1	0	1	0	1	0	0	0	0	0	0	1	-	-	0	0	0	0	1	LD
-	-	-	-	-	-	1	0	0	0	0	1	-	-	-	-	-	-	-	0	CT=0

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

7. Considere o dispositivo PAL representado abaixo. Marque com **x** nas matrizes programáveis, quais as ligações que devem ser estabelecidas por forma a implementar as seguintes funções:

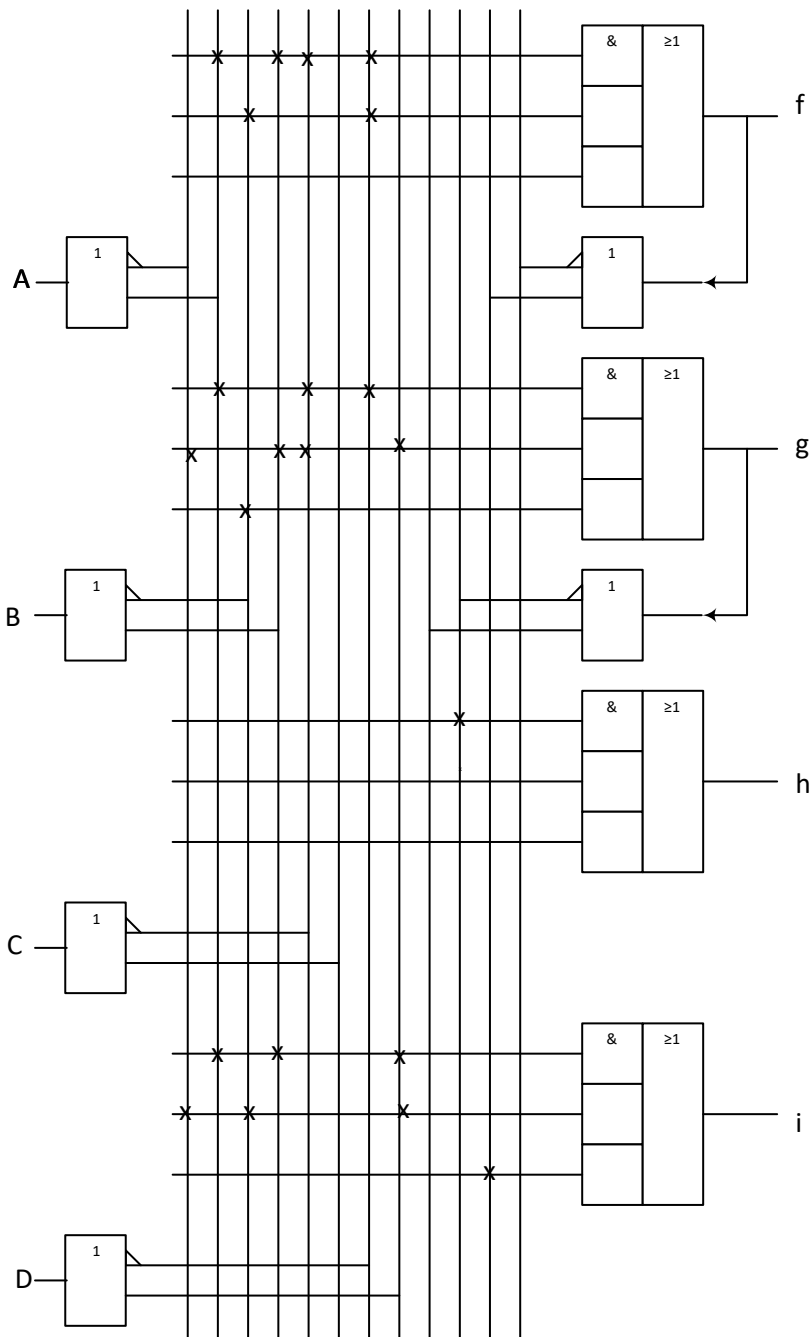
a) $f(A, B, C, D) = \bar{B} \bar{D} + A B \bar{C} \bar{D}$

b) $g(A, B, C, D) = A \bar{C} \bar{D} + \bar{A} B \bar{C} D + \bar{B}$

c) $h(A, B, C, D) = \overline{A \bar{C} \bar{D} + \bar{A} B \bar{C} D + \bar{B}}$

d) $i(A, B, C, D) = A B D + \bar{A} \bar{B} D + \bar{B} \bar{D} + A B \bar{C} \bar{D}$

Justifique.....[1,5 val.]



Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---



(Página deixada intencionalmente em branco.)

TESTE / EXAME

Aluno:

Nº

Prova: Teste
 Exame

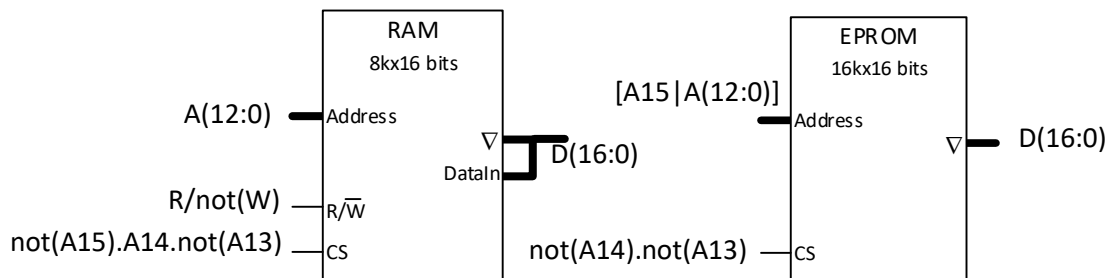
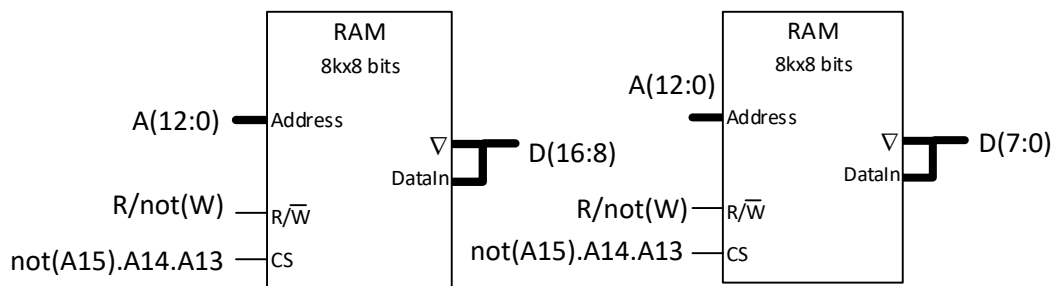
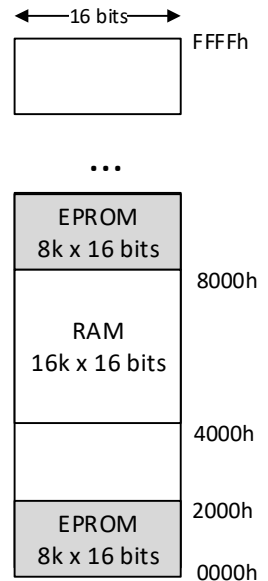
Pág. 15

8. Projecte um sistema de memória constituído por 64k endereços e com palavras de 16 bits, de acordo com o mapa de memória ilustrado na figura. Considere que para a concretização deste projecto dispõe dos seguintes dispositivos de memória:

- 2x RAM 8k x 8 bits
- EPROM 16k x 16 bits
- RAM 8k x 16 bits

Pode utilizar os componentes que julgar mais convenientes para realizar o circuito de descodificação.[1,5 val.]

NOTA: Para garantir a legibilidade do circuito, represente as diferentes linhas de dados e de endereços através de barramentos, especificando claramente os bits que os compõem.



Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---



(Página deixada intencionalmente em branco.)

TESTE / EXAME

Aluno:

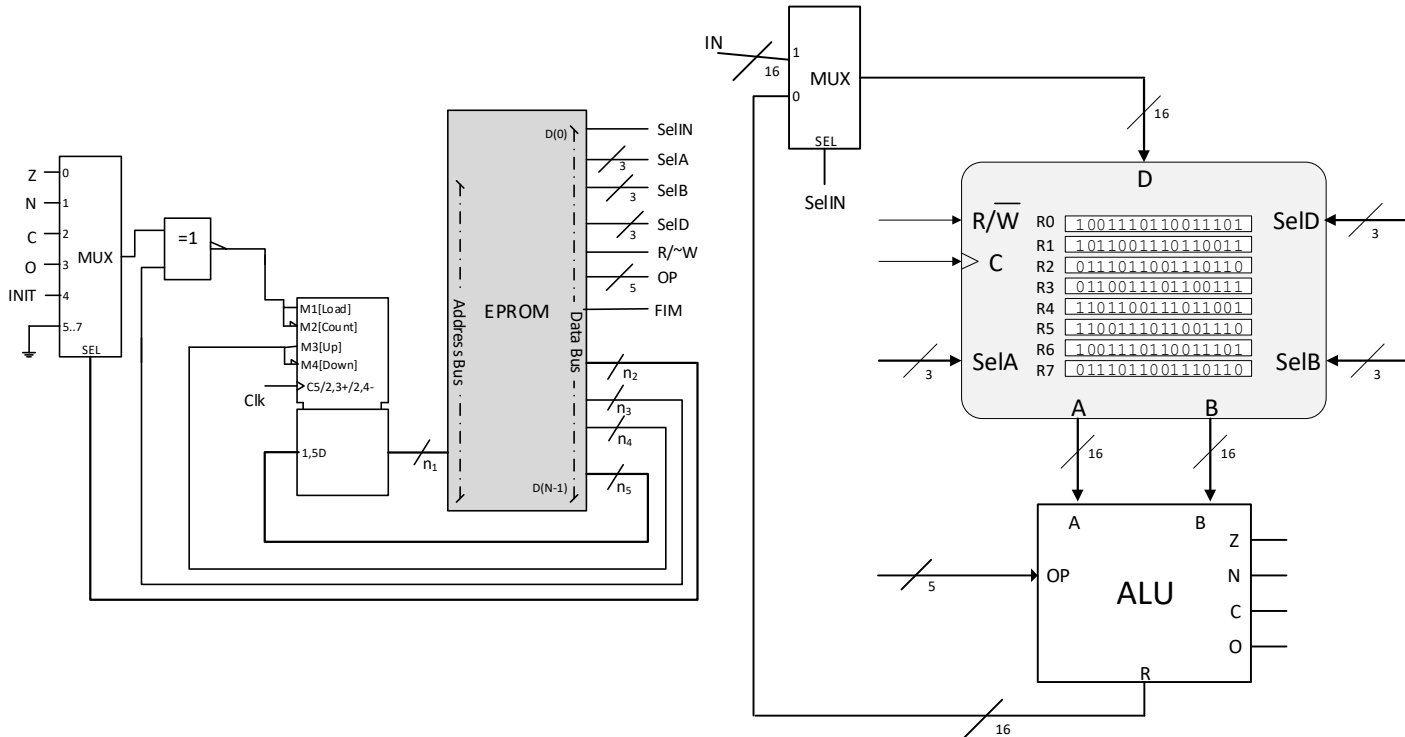
Nº

Prova: Teste
 Exame

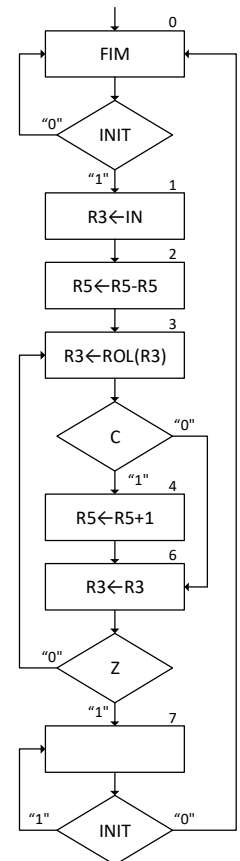
Pág. 17

TESTE / EXAME

9. Considere um circuito sequencial microprogramado, caracterizado pelos seguintes circuitos de controlo e de dados. Os bits IN do circuito de dados são entradas externas, úteis para inicialização do banco de registos. As operações suportadas pela ALU são as listadas na tabela.



OP _{4,0}		Operação
00000	$R \leftarrow A + B$	Soma
00001	$R \leftarrow A - B$	Subtração
00010	$R \leftarrow A + B + C$	Soma com bit de transporte
00011	$R \leftarrow A - B - C$	Subtração com transporte negado
00100	$R \leftarrow A - 1$	Decremento
00101	$R \leftarrow A + 1$	Incremento
00110	$R \leftarrow A - C$	Decremento, se C=0
00111	$R \leftarrow A + C$	Incremento, se C=1
01-00	$R \leftarrow \overline{A}$	Complemento
01-01	$R \leftarrow A \wedge B$	Conjunção
01-10	$R \leftarrow A \vee B$	Disjunção
01-11	$R \leftarrow A \oplus B$	Disjunção exclusiva
10000	$R \leftarrow SHR\ A$	Deslocamento lógico à direita
10001	$R \leftarrow SHL\ A$	Deslocamento lógico à esquerda
10010	$R \leftarrow SHRA\ A$	Deslocamento aritmético à direita
10011	$R \leftarrow SHLA\ A$	Deslocamento aritmético à esquerda
10100	$R \leftarrow ROR\ A$	Rotação à direita
10101	$R \leftarrow ROL\ A$	Rotação à esquerda
10110	$R \leftarrow RORC\ A$	Rotação à direita com transporte
10111	$R \leftarrow RORL\ A$	Rotação à esquerda com transporte
11---	$R \leftarrow A + 0$	Transferência



Aluno:

Nº

Prova: Teste
 Exame

Pág. 18

Pretende-se implementar a máquina de estados relativa ao fluxograma da página anterior, que conta o número de bits a “1” de um número fornecido do exterior, sendo este colocado em R3. No final, o resultado encontra-se em R5.

- Identifique (ex: letra, nome ou acrónimo) e indique a largura (nº bits) dos sinais representados no diagrama: n_1, n_2, n_3, n_4, n_5 . Nota: o número de bits do contador é o menor possível.[0,5 val.]
- Tendo em atenção a codificação dos estados, determine o conteúdo da fracção da EPROM que permite implementar a máquina de estados (utilize o quadriculado da página seguinte para indicar o endereço e o valor das correspondentes posições da memória).[2,0 val.]

n1 – Estado Presente (3 bits)

n2 – Teste (3 bits)

n3 – Nível da variável de Teste (1 bit)

n4 – Contagem ascendente/descendente (1 bit)

n5 – Estado Seguinte (3 bits)

Aluno:

Nº

Prova: Teste
 Exame

Pág. 19



Endereço ROM	Sel IN	Sel A	Sel B	Sel D	R/~W	OP	FIM	n ₂	n ₃	n ₄	n ₅
0	X	XXX	XXX	XXX	1	XXXXX	1	100	0	1	000
1	1	XXX	XXX	011	0	XXXXX	0	101	1	1	XXX
2	0	101	101	101	0	00001	0	101	1	1	XXX
3	0	011	XXX	011	0	10101	0	010	0	1	110
4	0	101	XXX	101	0	00101	0	101	0	X	110
5											
6	0	011	XXX	011	0	11XXX	0	000	0	1	011
7	X	XXX	XXX	XXX	1	XXXXX	0	100	1	1	111
8											
9											
10											
11											
12											
13											
14											
15											
16											

Nota: utilize apenas as linhas e colunas necessárias.

Aluno:

Nº

Prova: Teste
 Exame

Pág. 20



(Página deixada intencionalmente em branco.)

TESTE / EXAME

Aluno:

Nº

Prova: Teste
 Exame

Pág. 21