

Problema

Circuitos Digitais 1

Considerar o circuito da Fig. 1,

- Referir como se designa este circuito e atualmente qual a sua principal área de aplicação.
- Explicar as diferenças de dimensionamento entre os dois transístores.
- Enunciar as vantagens e desvantagens deste circuito face ao inversor CMOS.

Nota:

$$k_{n,p} = \frac{1}{2} \mu_{n,p} C_{ox} \frac{W}{L}$$

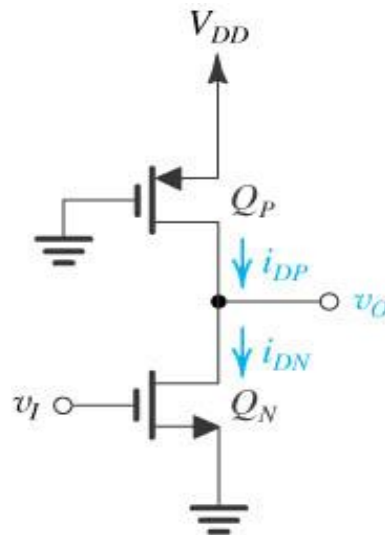


Fig. 1

Resolução

a) Designa-se por inversor Pseudo-NMOS. Atualmente aplica-se essencialmente em circuitos de memória (tipo RAM, ROM, EPROM).

b) Devido ao facto de no estado de saída *LOW* ambos os transístores conduzirem, a saída não é 0 V (e existe consumo estático). Para minimizar este efeito (baixar a tensão de saída no estado *LOW*), faz-se a resistência de canal do transístor canal N menor que a resistência de canal do transístor canal P. k_n é até 40 vezes maior que k_p , via $(W/L)_n$ maior $(W/L)_p$.

c)

Vantagens:

- 1 – Entrada só liga a uma porta – menor hardware, menor área, menores atrasos.
- 2 – Não apresenta efeito de corpo.

Desvantagens:

- 1 – A tensão de saída no estado *LOW* é maior que zero – logo possíveis erros de transmissão.
- 2 – Consumo estático em *LOW* não nulo – só se aplica em circuitos predominantemente no estado *HIGH*.